

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004年8月19日 (19.08.2004)

PCT

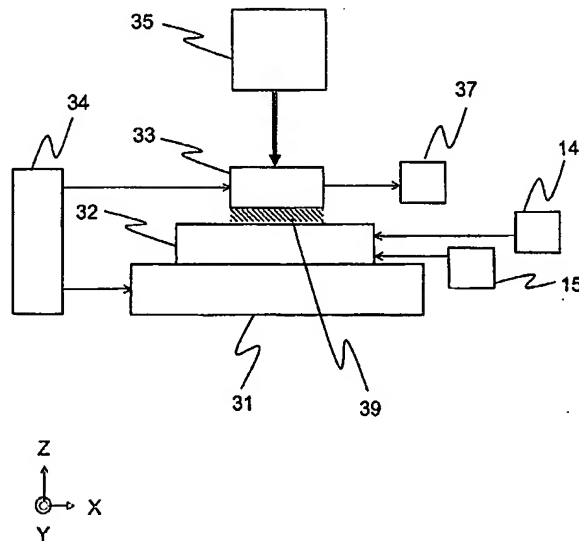
(10) 国際公開番号
WO 2004/070403 A1

- (51) 国際特許分類: G01R 31/00, 31/28, G02F 1/136
(21) 国際出願番号: PCT/JP2004/000788
(22) 国際出願日: 2004年1月28日 (28.01.2004)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(30) 優先権データ: 特願2003-030511 2003年2月7日 (07.02.2003) JP
(71) 出願人 (米国を除く全ての指定国について): アジレント・テクノロジーズ・インク (AGILENT TECHNOLOGIES, INC.) [US/US]; 943060670 カリフォルニア州パロ・アルト ページ・ミル・ロード395 California (US).
(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 手嶋 剛 (TEJIMA, Go) [JP/JP]; 〒4701206 愛知県豊田市永覚新町2-56 第2永覚アパート18-302 Aichi (JP). 上野 俊明 (UENO, Toshiaki) [JP/JP]; 〒2450061 神奈川県横浜市戸塚区汲沢6-36-8 Kanagawa (JP).
(74) 代理人: 加藤 公久 (KATO, Kimihisa); 〒1928510 東京都八王子市高倉町9-1 アジレント・テクノロジー株式会社 法務・知的財産部 Tokyo (JP).
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,

[続葉有]

(54) Title: APPARATUS AND METHOD FOR INSPECTING THIN FILM TRANSISTOR ACTIVE MATRIX SUBSTRATE

(54) 発明の名称: 薄膜トランジスタアクティブマトリクス基板の検査装置及び方法



(57) Abstract: A method for inspecting a thin film transistor active matrix substrate comprises a step for opposing a probe to the substrate, a step for supplying a dielectric fluid between the substrate and the probe, a step for supplying power to a closed circuit containing the substrate and the probe, and a step for sensing a signal passed through the closed circuit by the power supply. Using this method, a non-contact TFT array substrate inspection apparatus with high throughput, which is also suitable for organic EL substrates, can be realized.

(57) 要約: 薄膜トランジスタアクティブマトリクス基板にプローブを対向させる工程と、前記基板と前記プローブの間に誘電性流体を供給する工程と、前記基板と前記プローブとを含む閉回路に電源を供給する工程と、前記電源により前記閉回路に流れる信号を検出する

[続葉有]

特許請求の範囲

1. (補正後) 有機ELパネル用の薄膜トランジスタアクティブマトリクス基板に信号を供給する信号供給手段と、前記基板に対向して配置されたプローブと、前記プローブに流れる信号を検出する検出手段と、前記基板と前記プローブの間に誘電性流体を供給する流体供給手段を有することを特徴とする検査装置。
2. 前記信号供給手段は、非定常波信号を供給する信号供給手段であることを特徴とする請求項1に記載の薄膜トランジスタアクティブマトリクス基板の検査装置。
- 10 3. 前記誘電性流体は、有極性分子の液体であることを特徴とする請求項1に記載の薄膜トランジスタアクティブマトリクス基板の検査装置。
4. 前記誘電性流体は、水であることを特徴とする請求項3に記載の薄膜トランジスタアクティブマトリクス基板の検査装置。
5. 前記プローブは、複数の検査用の電極を有することを特徴とする請求項1に記載
- 15 の薄膜トランジスタアクティブマトリクス基板の検査装置。
6. 前記検出手段は、前記プローブに流れる電流を検出する検出手段であることを特徴とする請求項1に記載の薄膜トランジスタアクティブマトリクス基板の検査装置。
7. (補正後) 有機ELパネル用の薄膜トランジスタアクティブマトリクス基板にプローブを対向させる工程と、前記基板と前記プローブの間に誘電性流体を供給する工程
- 20 と、前記基板、前記誘電性流体および前記プローブを含む閉回路に信号を供給する工程と、前記閉回路に流れる前記信号を検出する工程を有することを特徴とする薄膜トランジスタアクティブマトリクス基板の検査方法。
8. (削除)
9. (削除)
- 25 10. 前記プローブの検知面積は、前記基板上の画素の表面積よりも広いことを特徴とする請求項7に記載の薄膜トランジスタアクティブマトリクス基板の検査方法。
11. (補正後) 薄膜トランジスタアクティブマトリクス基板にプローブを対向させる工程と、前記基板と前記プローブの間に誘電性流体を供給する工程と、前記プローブの端面にエアフローを形成する工程と、前記プローブの端面と前記エアフローとの間から前記誘電性流体を排出する工程と、前記基板、前記誘電性流体および前記プローブを
- 30

含む閉回路に信号を供給する工程と、前記閉回路に流れる前記信号を検出する工程とを有することを特徴とする薄膜トランジスタアクティブマトリクス基板の検査方法。

12. (補正後) 薄膜トランジスタアクティブマトリクス基板にプローブを対向させる工程と、前記基板と前記プローブの間に誘電性流体を供給する工程と、前記基板、前記誘電性流体および前記プローブを含む閉回路に信号を供給する工程と、前記閉回路に流れる前記信号を検出する工程を有する薄膜トランジスタアクティブマトリクス基板の検査方法であって、前記誘電性流体の供給量によって、前記基板と前記プローブとの間隔を制御することを特徴とする薄膜トランジスタアクティブマトリクス基板の検査方法。